

Docket # 4858/PCT  
INV.: T. Fujikawa  
Japanese SR.

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-256173

(43)Date of publication of application : 25.09.1998

(51)Int.Cl.

H01L 21/265

H01L 21/338

H01L 29/812

(21)Application number : 09-055223

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 10.03.1997

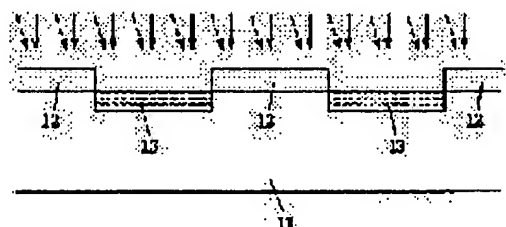
(72)Inventor : TODA TADAO

**(54) METHOD FOR IMPLANTING ION INTO SILICON CARBIDE AND SILICON CARBIDE SEMICONDUCTOR DEVICE**

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an ion implanting method by which the non of an impurity element can be implanted into silicon carbide uniformly in the depth direction with less crystal defects at a low implanting temperature.

SOLUTION: An SiO<sub>2</sub> mask 12 is formed on the (0001) Si-surface of an SiC substrate 11 and the ion of nitrogen is implanted into the substrate 11 as an impurity element. The ion implantation is performed in the direction perpendicular to the (0001) Si-surface of the substrate 11 (channeling implantation) and another direction which is inclined from the direction perpendicular to the Si-surface by 7° (random implantation). The same acceleration energy is used in both the channeling implantation and random implantation and the substrate 11 is maintained at 700° C.

**LEGAL STATUS**

[Date of request for examination] 20.01.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3157122

[Date of registration] 09.02.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

USPS EXPRESS MAIL  
EV 511 024 616 US  
MARCH 18 2005

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-256173

(43) 公開日 平成10年(1998) 9月25日

(51) Int.Cl.<sup>8</sup>

H 0 1 L 21/265  
21/338  
29/812

識別記号

F I

H 0 1 L 21/265  
29/80

F  
W  
B

審査請求 未請求 請求項の数6 O L (全 8 頁)

(21) 出願番号

特願平9-55223

(22) 出願日

平成9年(1997) 3月10日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 戸田 忠夫

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

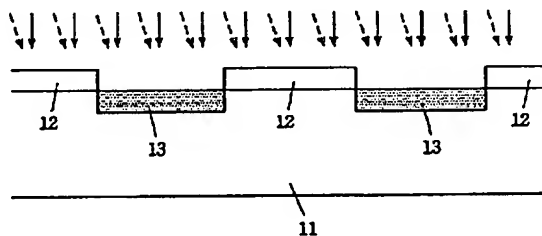
(74) 代理人 弁理士 福島 祥人

(54) 【発明の名称】 炭化ケイ素へのイオン注入方法および炭化ケイ素半導体装置

(57) 【要約】

【課題】 低い注入温度で不純物元素を炭化ケイ素中に深さ方向に均一にかつ少ない結晶欠陥で注入することができるイオン注入方法を提供することである。

【解決手段】 SiC基板11の(0001) Si面上にSiO<sub>2</sub>からなるマスク12を形成し、不純物元素として窒素をイオン注入する。(0001) Si面に垂直な方向のイオン注入(チャネリング注入)および(0001) Si面に垂直な方向から7°傾斜した方向のイオン注入(ランダム注入)を行う。窒素イオンの加速エネルギーを同一にし、基板温度を700℃とする。



## 【特許請求の範囲】

【請求項1】 炭化ケイ素の構成元素の所定の整列方向と平行な方向に沿って前記炭化ケイ素に不純物元素をイオン注入するとともに、前記整列方向から所定の角度傾斜した方向に沿って前記炭化ケイ素に前記不純物元素をイオン注入することを特徴とする炭化ケイ素へのイオン注入方法。

【請求項2】 前記整列方向と平行な方向に沿ったイオン注入および前記整列方向から前記所定の角度傾斜した方向に沿ったイオン注入をほぼ同じ加速エネルギーで行うことを特徴とする請求項1記載の炭化ケイ素へのイオン注入方法。

【請求項3】 前記不純物元素は窒素またはボロンであることを特徴とする請求項1または2記載の炭化ケイ素へのイオン注入方法。

【請求項4】 前記整列方向と平行な方向はチャネリング方向であり、前記整列方向から前記所定の角度傾斜した方向はランダム方向であることを特徴とする請求項1、2または3記載の炭化ケイ素へのイオン注入方法。

【請求項5】 前記炭化ケイ素を500℃以上800℃以下の温度に保持した状態で前記整列方向と平行な方向に沿ったイオン注入および前記整列方向から前記所定の角度傾斜した方向に沿ったイオン注入を行うことを特徴とする請求項1～4のいずれかに記載の炭化ケイ素へのイオン注入方法。

【請求項6】 炭化ケイ素層の構成元素の所定の整列方向と平行な方向に沿って炭化ケイ素層に前記不純物元素がイオン注入されるとともに前記整列方向から所定の角度傾斜した方向に沿って前記不純物元素がイオン注入されてなるイオン注入層を備えたことを特徴とする炭化ケイ素半導体装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、炭化ケイ素へのイオン注入方法およびイオン注入方法を用いて製造される半導体装置に関する。

【0002】

【従来の技術】近年、高温動作デバイス、大電力デバイス、高耐圧デバイス等の電子材料としてSiC（炭化ケイ素）が注目されている。図14はSiCを用いた従来のMESFET（金属半導体電界効果トランジスタ）の一例を示す模式的断面図である。

【0003】図14において、n型SiC基板41上にp型分離層42およびn型能動層43がエピタキシャル成長法により順に形成されている。n型能動層43上にn<sup>+</sup>コンタクト層がエピタキシャル成長法により形成され、中央部の領域（ゲート電極形成領域）がエッチングにより除去されている。これにより、n<sup>+</sup>コンタクト層45a、45bが所定間隔を隔てて形成されている。n型能動層43上にゲート電極46が形成され、n<sup>+</sup>コン

タクト層45a、45b上にそれぞれソース電極47およびドレイン電極48が形成されている。

【0004】図14のMESFETでは、ソース電極47とドレイン電極48との間に電圧を印加すると、n<sup>+</sup>コンタクト層45a、45bを介してn型能動層43内に電流が流れる。この場合、n型能動層43上にn<sup>+</sup>コンタクト層45a、45bが設けられているので、破線矢印で示すように、n型能動層43中で電流は完全に層に平行に流れることができない。そのため、MESFETの相互コンダクタンス（gm）等の性能を向上させることが難しい。

【0005】

【発明が解決しようとする課題】そこで、イオン注入法を用いてn型能動層中にn<sup>+</sup>コンタクト層を選択的に形成することが検討されている。図15はイオン注入法により形成されるn<sup>+</sup>コンタクト層を有するMESFETの一例を示す模式的断面図である。

【0006】図15において、n型SiC基板51上にp型分離層52およびn型能動層53がエピタキシャル成長法により順に形成されている。n型能動層53中には所定間隔を隔ててイオン注入法によりn<sup>+</sup>コンタクト層55a、55bが形成されている。n型能動層53上にゲート電極56が形成され、n<sup>+</sup>コンタクト層55a、55b上にそれぞれソース電極57およびドレイン電極58が形成されている。

【0007】図15のMESFETにおいては、ソース電極57とドレイン電極58との間に電圧を印加すると、n<sup>+</sup>コンタクト層55a、55bを介してn型能動層53内に電流が流れる。この場合、n<sup>+</sup>コンタクト層55a、55bがn型能動層53中に設けられているので、破線矢印で示すように、電流はn型能動層53中で層と平行に流れることができる。そのため、MESFETの相互コンダクタンス（gm）等の性能を向上させることが可能となる。

【0008】図15のMESFETにおいて、さらに相互コンダクタンス等の性能を向上させるためには、n<sup>+</sup>コンタクト層55a、55bの不純物濃度（キャリア濃度）を深さ方向で均一にすることが必要となる。

【0009】従来より、結晶材料に深さ方向に均一に不純物元素を注入する方法として多重イオン注入法が知られている。多重イオン注入法は、加速エネルギーおよび注入量を変えながら不純物元素をイオン注入する方法である。

【0010】図16はSiC基板へ多重イオン注入法により不純物元素をイオン注入する方法を示す図である。図16において、SiC基板61上に厚さ3000ÅのSiO<sub>2</sub>からなるマスク62を形成し、不純物元素として窒素イオン（N<sup>+</sup>）を例えば30keVの加速エネルギーでイオン注入した後、窒素イオンを40keVの加速エネルギーでイオン注入し、n<sup>+</sup>イオン注入層63を

形成する。

【0011】図17は図16の多重イオン注入法によりSiC基板61にイオン注入された不純物元素の深さ方向の濃度分布を示す図である。図17に示すように、加速エネルギー30keVで注入された不純物元素は浅い領域に分布し、加速エネルギー40keVで注入された不純物元素は深い領域に分布する。これにより、全体として不純物元素の濃度分布が深さ方向にほぼ平坦になる。

【0012】しかしながら、加速エネルギーが大きくなると、注入された不純物元素の濃度分布が深さ方向に広がる。それにより、注入された不純物元素がマスク62を突き抜けてSiC基板61内に達するおそれがある。これを防止するためには、マスク62の厚さを5000Å以上に大きくする必要がある。

【0013】しかしながら、マスク62の材料によってはSiC基板61上に厚く形成することが困難な場合がある。また、マスク62を厚く形成すると、マスク62とSiC基板61との熱膨張係数の違いにより製造工程中にSiC基板61にそりが生じたり、マスク62が剥がれることがある。したがって、SiC基板61上に厚いマスク62を形成することは困難である。

【0014】また、不純物元素の加速エネルギーが大きくなると、SiC基板61の深い領域まで結晶欠陥が発生し、全体の結晶欠陥の数が多くなる。そのため、結晶欠陥を抑制するためにイオン注入温度（基板温度）を高くするとともに、結晶性の回復のために1500℃程度の高温でのアニールが必要となる。その結果、FETの製造のために要するエネルギー量が大きくなり、製造コストが上昇する。

【0015】本発明の目的は、低い注入温度で不純物元素を炭化ケイ素中に深さ方向に均一にかつ少ない結晶欠陥で注入することができるイオン注入方法を提供することである。

【0016】本発明の他の目的は、比較的低い温度で作製可能でかつ欠陥の少ない炭化ケイ素半導体装置を提供することである。

【0017】

【課題を解決するための手段および発明の効果】第1の発明に係る炭化ケイ素へのイオン注入方法は、炭化ケイ素の構成元素の所定の配列方向と平行な方向に沿って炭化ケイ素に不純物元素をイオン注入するとともに、整列方向から所定の角度傾斜した方向に沿って炭化ケイ素に不純物元素をイオン注入するものである。

【0018】本発明に係るイオン注入方法によれば、不純物元素を炭化ケイ素の構成元素の配列方向から所定の角度傾斜した方向に沿ってイオン注入すると、不純物元素が炭化ケイ素の構成元素に衝突する確率が高いので、不純物元素は炭化ケイ素の浅い領域に注入される。一方、不純物元素を炭化ケイ素の構成元素の整列方向と平

行な方向に沿ってイオン注入すると、不純物元素が炭化ケイ素の構成元素と衝突する確率が低くなるので、不純物元素は炭化ケイ素の比較的深い領域に注入される。この場合、不純物元素は低い加速エネルギーで炭化ケイ素の構成元素と衝突することなく深い領域に注入されるので、不純物元素の注入による結晶欠陥の数が少ない。これらの結果、不純物元素が比較的低温で炭化ケイ素の深さ方向にほぼ均一にかつ少ない結晶欠陥で注入される。また、比較的低温で結晶性の回復および注入された不純物元素の電気的活性化を行うことができる。

【0019】特に、整列方向と平行な方向に沿ったイオン注入および整列方向から所定の角度傾斜した方向に沿ったイオン注入をほぼ同じ加速エネルギーで行うことが好ましい。

【0020】この場合、加速エネルギーを大きくすることなく炭化ケイ素中の表面から深い領域まで不純物元素が注入されるので、結晶欠陥の数が低減される。

【0021】また、不純物元素は窒素またはボロンであることが好ましい。この場合、窒素またはボロンは、炭化ケイ素の構成元素であるケイ素に比べて質量が小さいので、低い加速エネルギーで炭化ケイ素中にほぼ均一にかつ再現性よく不純物元素を注入することができる。

【0022】整列方向と平行な方向はチャネリング方向であり、整列方向から所定の角度傾斜した方向はランダム方向である。この場合、チャネリング方向へのイオン注入時には、不純物元素が炭化ケイ素の構成元素と衝突する確率が低くなり、不純物元素が比較的深い領域まで注入され、ランダム方向へのイオン注入時には、不純物元素が炭化ケイ素の構成元素に衝突する確率が高くなり、不純物元素が比較的浅い領域に注入される。これにより、深さ方向にほぼ均一に不純物元素が注入される。

【0023】炭化ケイ素を500℃以上800℃以下の温度に保持した状態で整列方向と平行な方向に沿ったイオン注入および整列方向から所定の角度傾斜した方向に沿ったイオン注入を行うことが好ましい。この場合、結晶欠陥の発生が抑制され、イオン注入された炭化ケイ素の抵抗が低減される。

【0024】第2の発明に係る半導体装置は、炭化ケイ素の構成元素の所定の整列方向と平行な方向に沿って不純物元素が炭化ケイ素にイオン注入されるとともに整列方向から所定の角度傾斜した方向に沿って炭化ケイ素がイオン注入されてなるイオン注入層を備えたものである。

【0025】この場合、イオン注入層は、比較的低い注入温度でかつ少ない結晶欠陥で形成される。したがって、半導体装置の欠陥が少なくなり、良好な特性が得られる。

【0026】

【発明の実施の形態】図1は本発明の一実施例におけるイオン注入方法を説明するための模式的断面図である。

【0027】図1において、n型6H-SiC基板11の(0001)Si面上に厚さ3000ÅのSiO<sub>2</sub>からなるマスク12を形成し、不純物元素として窒素(N)をイオン注入する。イオン注入条件としては、窒素イオン(N<sup>+</sup>)の加速エネルギーを30keVとし、ドーズ量を $3 \times 10^{14} \text{ cm}^{-2}$  (最大不純物濃度約 $9 \times 10^{18} \text{ cm}^{-3}$ )とし、基板温度(イオン注入温度)を700℃とする。この場合、(0001)Si面に垂直な方向から7°傾斜した方向のイオン注入(以下、ランダム注入と呼ぶ)および(0001)Si面に垂直な方向のイオン注入(以下、チャネリング注入と呼ぶ)を行う。

【0028】イオン注入後、マスク12を除去し、1150℃で3時間の熱処理により注入された不純物元素の電気的活性化および結晶性の回復を行う。これにより、n<sup>+</sup>イオン注入層13が形成される。この場合、n<sup>+</sup>イオン注入層13のキャリア濃度は $1 \times 10^{18} \text{ cm}^{-3}$ であり、シート抵抗は1kΩ/□である。

【0029】図1のイオン注入方法によりSiC基板11にイオン注入された不純物元素の深さ方向の濃度分布(プロファイル)をSIMS(二次イオン質量分析)により測定した。その結果を図2に示す。

【0030】注入角7°のランダム注入で注入された不\*

$$N(x) [\text{cm}^{-3}] = \frac{\text{dose}}{\sqrt{2\pi} (\Delta R_p)} \exp \left[ -\frac{1}{2} \left( \frac{x - R_p}{\Delta R_p} \right)^2 \right]$$

上式において、N(x)は深さxにおける不純物濃度[個/cm<sup>3</sup>]を表し、doseは不純物元素の注入量[個/cm<sup>2</sup>]を表し、R<sub>p</sub>は濃度分布のピーク位置を表し、ΔR<sub>p</sub>は濃度分布の広がりを表す(図3参照)。

【0034】濃度分布のピーク位置R<sub>p</sub>および濃度分布の広がりΔR<sub>p</sub>は、イオンの種類および加速エネルギーから計算で求められる。例えば、加速エネルギー30keVでN<sup>+</sup>をSiCに注入する場合、R<sub>p</sub>=545

[Å]、ΔR<sub>p</sub>=214 [Å]となり、SiO<sub>2</sub>に注入する場合、R<sub>p</sub>=657 [Å]、ΔR<sub>p</sub>=255 [Å]となる。

【0035】次に、本発明のイオン注入法により得られたn<sup>+</sup>イオン注入層の電流-電圧特性を測定した。図4は電流-電圧特性の測定に用いた評価用試料の構造を示す模式的断面図である。

【0036】図4に示すように、キャリア濃度 $1 \times 10^{18} \text{ cm}^{-3}$ のp型SiC基板21上に、キャリア濃度 $7 \times 10^{14} \text{ cm}^{-3}$ のp型エピタキシャル層22を形成する。p型エピタキシャル層22に上記のランダム注入およびチャネリング注入によりNをイオン注入し、n<sup>+</sup>イオン注入層23を形成する。

【0037】イオン注入温度を500℃、600℃、700℃、800℃および900℃と変えて複数の試料を

\* 純物元素の濃度分布のピークはSiC基板11の表面から深さ0.1μmの領域にあり、注入角0°のチャネリング注入で注入された不純物元素の濃度分布のピークはSiC基板11の表面から深さ0.15μmの領域にある。このように、ランダム注入およびチャネリング注入を併用した場合、ランダム注入の場合の約1.5倍の深さまで不純物元素が注入される。この場合、0°のチャネリング注入による濃度分布の裾は深さ0.3μmを越えない。

【0031】また、SiO<sub>2</sub>からなるマスク12は非晶質であるので、マスク12に注入される不純物元素の濃度分布は7°のランダム注入による濃度分布とほぼ同様になる。すなわち、マスク12に注入される不純物元素の深さは3000Åよりも十分に浅くなる。したがって、本実施例のイオン注入方法によれば、膜厚3000ÅのSiO<sub>2</sub>からなるマスク12を用いて結晶欠陥の少ないn<sup>+</sup>イオン注入層13を形成することが可能となる。

【0032】なお、ランダム注入による不純物元素の深さ方向の濃度分布は次の計算式(ガウス分布)により求められる。

【0033】

【数1】

$$N(x) [\text{cm}^{-3}] = \frac{\text{dose}}{\sqrt{2\pi} (\Delta R_p)} \exp \left[ -\frac{1}{2} \left( \frac{x - R_p}{\Delta R_p} \right)^2 \right]$$

作製した。その後、Ar雰囲気において1150℃で3時間アニールを行った。n<sup>+</sup>イオン注入層23上に、直径110μmのNiからなる4つの電極24をピッチ300μmで形成した。

【0038】図5に示すように、上記の方法で作製した試料の2つの電極24間に電圧Vを印加し、電流Iを測定した。図6に電流-電圧特性の測定結果を示す。イオン注入温度500℃~900℃で作製した試料においてオーミック特性が得られた。なお、図6には、代表的にイオン注入温度700℃、800℃および900℃で作製した試料の測定結果を示す。

【0039】次に、上記の試料において、n<sup>+</sup>イオン注入層23のシート抵抗R<sub>s</sub>を図5に示した方法で測定し、コンタクト抵抗R<sub>c</sub>を図7に示す方法で測定した。

【0040】シート抵抗R<sub>s</sub>は次式により算出される。

【0041】

【数2】

$$R_s [\Omega/\square] = \left( \frac{\pi}{\ln 2} \right) \cdot \frac{V}{I} = 4.532 \cdot \frac{V}{I}$$

また、コンタクト抵抗R<sub>c</sub>は次式により算出される。

【0042】

【数3】

$$R_c [\Omega / \text{cm}^2] = \frac{A}{I_{ad}} \left[ V_{ab} - R_s \cdot I_{ad} - V_{bc} \left( \frac{I_n}{2 \cdot I_{n2}} \left( \frac{3S}{\phi} - \frac{1}{2} \right) \right) \right]$$

上式において、Aは電極面積 $[\text{cm}^2]$ 、 $I_{ad}$ は両側の2つの電極a、d間の電流 $[\text{A}]$ 、Sは電極のピッチ $[\text{cm}]$ 、 $\phi$ は電極直径 $[\text{cm}]$ である。

【0043】 $n^+$ イオン注入層23のシート抵抗 $R_s$ およびコンタクト抵抗 $R_c$ の測定結果を図8に示す。

【0044】図8から、シート抵抗 $R_s$ の値は、イオン注入温度 $500 \sim 800^\circ\text{C}$ の範囲ではほぼ等しく、特にイオン注入温度 $700^\circ\text{C}$ で最も低くなっている。また、コンタクト抵抗 $R_c$ の値は、イオン注入温度 $500 \sim 800^\circ\text{C}$ の範囲でいずれも $1.7 \text{ k}\Omega / \square$ 以下と小さい値が得られている。このように、 $500 \sim 800^\circ\text{C}$ の低いイオン注入温度で作製した $n^+$ イオン注入層23において、シート抵抗 $R_s$ およびコンタクト抵抗 $R_c$ が低くなっている。

【0045】本発明のイオン注入方法を用いると、従来の多重イオン注入法を用いた場合に比べて結晶欠陥が約 $10 \sim 20\%$ 低減され、アニール温度の低減化および不純物元素の電気的活性化率の向上が図られる。

【0046】図9～図11は本発明のイオン注入方法を用いたMESFETの製造方法を示す模式的断面図である。

【0047】図9において、 $n$ 型 $6\text{H-SiC}$ 基板1は、 $(0001)$  Si面から $[11\bar{2}0]$ 方向に $3.5^\circ$ 傾斜した結晶成長面を有する。 $n$ 型 $6\text{H-SiC}$ 基板1のキャリア濃度は $3.9 \times 10^{17} \text{ cm}^{-3}$ である。この $n$ 型 $6\text{H-SiC}$ 基板上1上に、厚さ $5 \mu\text{m}$ の $p$ 型分離層2および厚さ $0.3 \mu\text{m}$ の $n$ 型能動層3をエビタキシャル成長法により形成する。 $p$ 型分離層2のキャリア濃度は $7.0 \times 10^{18} \text{ cm}^{-3}$ であり、 $n$ 型能動層3のキャリア濃度は $1.7 \times 10^{17} \text{ cm}^{-3}$ である。

【0048】次に、図10に示すように、 $n$ 型能動層3上に厚さ $3000 \text{ \AA}$ および長さ $15 \mu\text{m}$ の $\text{SiO}_2$ からなるマスク4を形成する。その後、 $7^\circ$ のランダム注入により $n$ 型能動層3に不純物元素としてNをイオン注入し、 $n^+$ コンタクト層5a、5bを形成する。イオン注入条件としては、加速エネルギーを $30 \text{ keV}$ とし、ドーズ量を $5 \times 10^{15} \text{ cm}^{-2}$ とする。注入深さは、約 $0.1 \mu\text{m}$ であり、最大不純物濃度は約 $9 \times 10^{19} \text{ cm}^{-3}$ である。

【0049】さらに、図11に示すように、 $0^\circ$ のチャネリング注入により $n$ 型能動層3に不純物元素としてNをイオン注入する。イオン注入条件としては、 $7^\circ$ のランダム注入時と同様に、加速エネルギーを $30 \text{ keV}$ とし、ドーズ量を $5 \times 10^{15} \text{ cm}^{-2}$ とする。その後、Ar雰囲気中において $1150^\circ\text{C}$ で3分間のアニールを行う。この場合のキャリア濃度は $10^{18} \text{ cm}^{-3}$ 程度である。これにより、深さ約 $0.2 \mu\text{m}$ の $n^+$ コンタクト層

5a、5bが形成される。

【0050】次に、図12に示すように、 $n$ 型能動層3上にその $n$ 型能動層3とショットキ接触するAuからなるゲート長 $2 \mu\text{m}$ およびゲート幅 $300 \mu\text{m}$ のゲート電極6を形成するとともに、 $n^+$ コンタクト層5a、5b上にそれらの $n^+$ コンタクト層5a、5bとオーミック接触するNiからなるソース電極7およびドレイン電極8をそれぞれ形成する。Niの合金化のために、Ar雰囲気中において $950^\circ\text{C}$ で30秒間の熱処理を行う。

【0051】そして、素子分離領域の $n^+$ コンタクト層5a、5b、 $n$ 型能動層3および $p$ 型分離層2をRIE（反応性イオンエッチング）法等のドライエッチング技術によりエッチングする。

【0052】上記の方法で作製したMESFETのドレイン電流 $(I_d)$ －ソース・ドレイン間電圧 $(V_{ds})$ 特性を測定した。その測定結果を図13に示す。MESFETのチャネル深さは約 $0.3 \mu\text{m}$ である。このMESFETの相互コンダクタンス $(g_m)$ は $10 \text{ mS/mm}$ （計算値 $12 \text{ mS/mm}$ ）と、従来（約 $7 \text{ mS/mm}$ ）よりも改善された。

【0053】このように本発明のイオン注入方法により作製されたMESFETでは、 $n$ 型能動層3で電流が表面に近い領域のみならず深い領域にも均一に流れることができるので、相互コンダクタンス等の特性が改善される。

【0054】なお、上記実施例では、本発明のイオン注入方法をMESFETのソース電極およびドレイン電極用のコンタクト層の形成のために用いたが、本発明のイオン注入方法はその他の半導体装置の電極用のコンタクト層の形成や、その他のイオン注入層の形成にも適用することができる。

【図面の簡単な説明】

【図1】本発明の一実施例におけるイオン注入方法を示す模式的断面図である。

【図2】図1のイオン注入方法により $n$ 型 $\text{SiC}$ 基板にイオン注入された不純物元素の深さ方向の濃度分布の測定結果を示す図である。

【図3】ランダム注入による不純物元素の深さ方向の濃度分布の計算方法を説明するための図である。

【図4】 $n^+$ イオン注入層の電流－電圧特性を測定するために用いた評価用試料の構造を示す模式的断面図である。

【図5】 $n^+$ イオン注入層の電流－電圧特性の測定方法を説明するための図である。

【図6】 $n^+$ イオン注入層の電流－電圧特性の測定結果を示す図である。

【図7】 $n^+$ イオン注入層のコンタクト抵抗の計算方法

10

20

30

40

50

を説明するための図である。

【図8】 $n^+$  イオン注入層のシート抵抗およびコンタクト抵抗のイオン注入温度依存性の測定結果を示す図である。

【図9】本発明のイオン注入方法を用いたMESFETの製造方法を示す第1の工程断面図である。

【図10】本発明のイオン注入方法を用いたMESFETの製造方法を示す第2の工程断面図である。

【図11】本発明のイオン注入方法を用いたMESFETの製造方法を示す第3の工程断面図である。

【図12】本発明のイオン注入方法を用いたMESFETの製造方法を示す第4の工程断面図である。

【図13】図9～図12の方法で作製されたMESFETのドレイン電流-ソース・ドレイン間電圧特性を示す図である。

【図14】エピタキシャル成長法により形成される $n^+$ コンタクト層を有する従来のMESFETの模式的断面図である。

【図15】イオン注入法により形成される $n^+$ コンタクト層を有するMESFETの模式的断面図である。

【図16】多重イオン注入法を説明するための模式的断\*

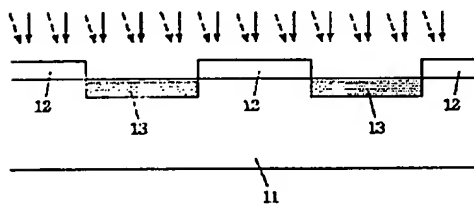
\*面図である。

【図17】多重イオン注入法によりSiC基板にイオン注入された不純物元素の深さ方向の濃度分布を示す図である。

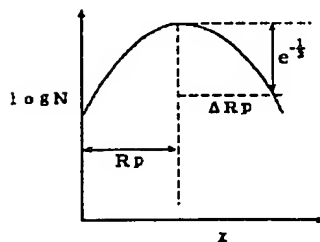
【符号の説明】

- |    |               |
|----|---------------|
| 1  | $n$ 型6H-SiC基板 |
| 2  | $p$ 型分離層      |
| 3  | $n$ 型能動層      |
| 4  | マスク           |
| 5  | $n^+$ コンタクト層  |
| 6  | ゲート電極         |
| 7  | ソース電極         |
| 8  | ドレイン電極        |
| 11 | $n$ 型6H-SiC基板 |
| 12 | マスク           |
| 13 | $n^+$ イオン注入層  |
| 21 | $p$ 型SiC基板    |
| 22 | $p$ 型エピタキシャル層 |
| 23 | $n^+$ イオン注入層  |
| 24 | 電極            |

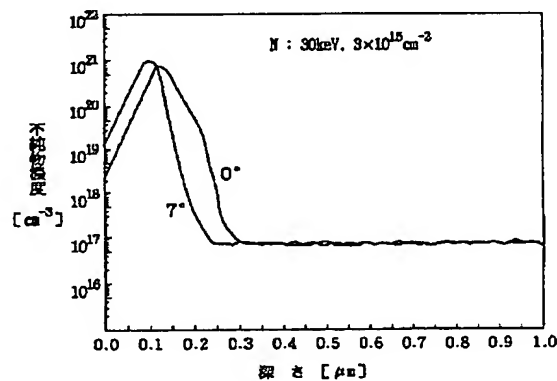
【図1】



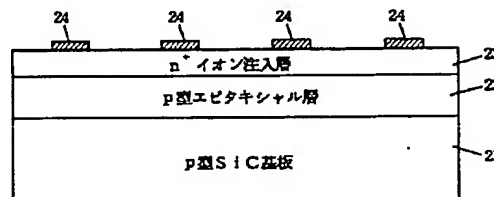
【図3】



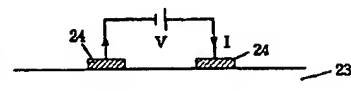
【図2】



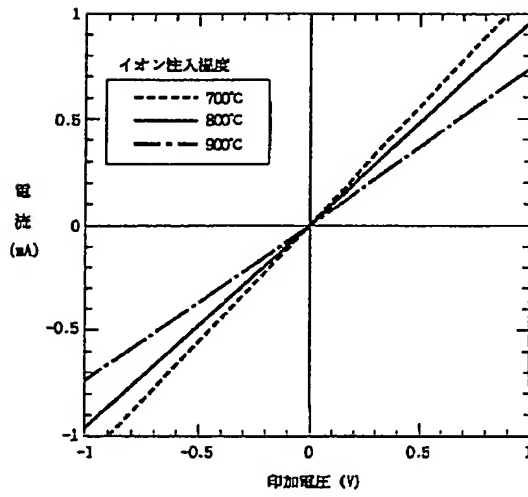
【図4】



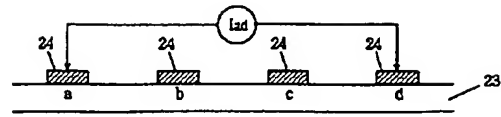
【図5】



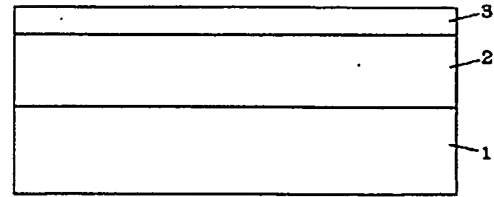
【図6】



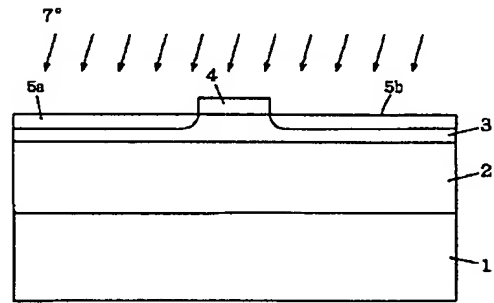
【図7】



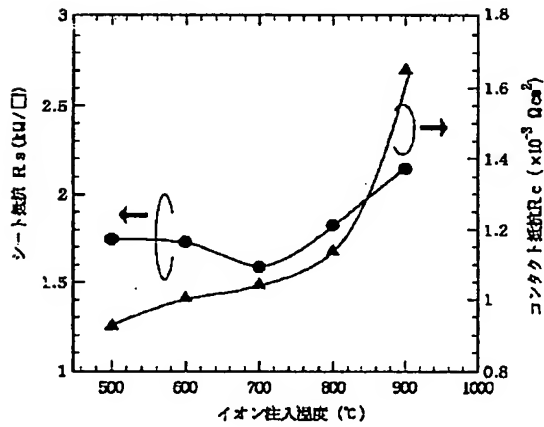
【図9】



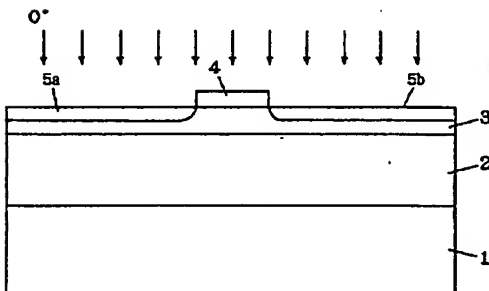
【図10】



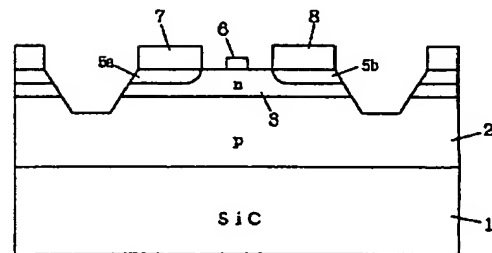
【図8】



【図11】

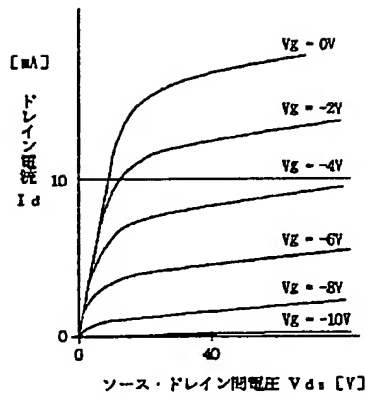


【図12】

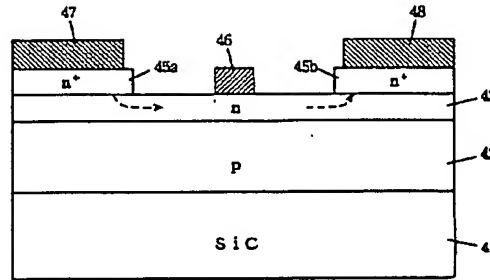




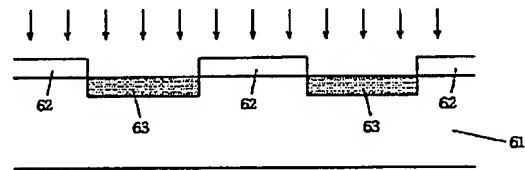
【図13】



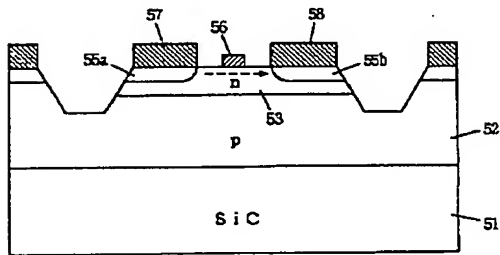
【図14】



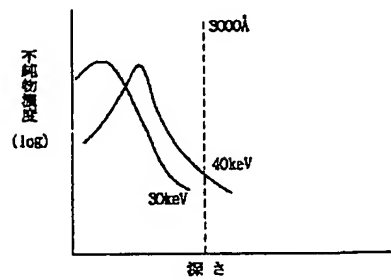
【図16】



【図15】



【図17】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**